

(19) World Intellectual Property Organization
International Bureau



(43) International Publication Date
25 May 2001 (25.05.2001)

PCT

(10) International Publication Number
WO 01/37433 A1

(51) International Patent Classification⁷: H03M 13/29, 13/35, H04L 1/02

(21) International Application Number: PCT/US00/30332

(22) International Filing Date:
2 November 2000 (02.11.2000)

(25) Filing Language: English

(26) Publication Language: English

(30) Priority Data:
60/166,078 17 November 1999 (17.11.1999) US
09/603,426 26 June 2000 (26.06.2000) US

(71) Applicant: MOTOROLA INC. [US/US]; 1303 East Algonquin Road, Schaumburg, IL 60196 (US).

(72) Inventors: GHOSH, Amitava; 289 Hunter Court, Vernon Hills, IL 60061 (US). CLASSON, Brian, K.; 124 Red Cedar Drive, Streamwood, IL 60107 (US). CUDAK, Mark, C.; 3318 Chestnut Drive, McHenry, IL 60050 (US). JALLOUL, Louay; 1501 Churchill Drive, #104, Palatine, IL 60067 (US).

(74) Agents: WILLIAMS, Lalita, P. et al.; Motorola Inc., Intellectual Property Dept., 1303 East Algonquin Road, Schaumburg, IL 60196 (US).

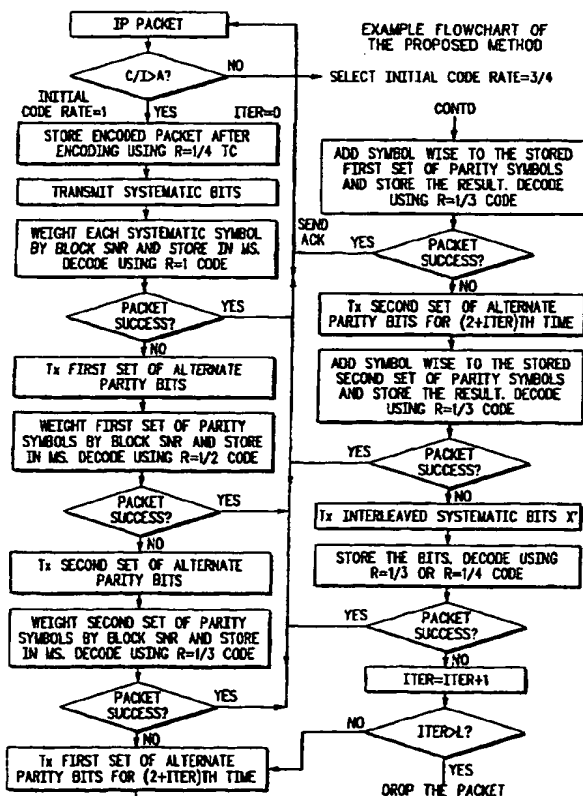
(81) Designated States (national): BR, CA, JP, KR.

(84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

Published:
— With international search report.

[Continued on next page]

(54) Title: ADAPTIVE HYBRID ARQ USING TURBO CODE STRUCTURE



(57) Abstract: A generic structure of Hybrid ARQ using Turbo Codes is provided which requires the function of channel coding, redundancy selection, buffering and maximum-ratio diversity combining, channel decoding, error detection, and sending back an acknowledgement to the transmitter (Fig.3). The functions of channel coding and redundancy selection (Fig.1) are performed at the transmitter while the remaining functions are performed at the receiver. The initial code rate can be explicitly communicated to the receiver or blindly detected.

WO 01/37433 A1

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁷ H04L 1/18	(11) 공개번호 특2002-0068351
	(43) 공개일자 2002년08월27일
(21) 출원번호 (22) 출원일자 번역문제출일자 (86) 국제출원번호 (86) 국제출원출원일자 (81) 지정국	10-2002-7006373 2002년05월17일 2002년05월17일 PCT/US2000/30332 2000년11월02일 국내특허 : 브라질 캐나다 일본 대한민국 EP 유럽특허 : 오스트리아 벨기에 스위스 독일 덴마크 스페인 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 스웨덴 핀란드 사이 프러스 터어키
(30) 우선권주장 (71) 출원인 (72) 발명자 (74) 대리인	60/166,078 1999년11월17일 미국(US) 09/603,426 2000년06월26일 미국(US) 모토로라 인코포레이티드 미국, 일리노이 60196, 샤움버그, 이스트 앨공컨 로드 1303 고쉬,아미타바 미국일리노이60061,버논힐즈,헌터코트289 클라슨,프라이언,케이. 미국일리노이60107,스트럼우드,레드세다드라이브124 쿠닥,마크,씨. 미국일리노이60050,맥헨리,체스트넛드라이브3318 찰를,루아이 미국일리노이60067,파라타인,#104,처칠드라이브1501 이병호

심사청구 : 있음

(54) 터보 코드 구조를 사용하는 적응적 하이브리드 ARQ

요약

채널 코딩, 용장도 선택, 버퍼링 및 최대 비율 상이점 조합, 채널 디코딩, 에러 검출, 및 전송기에 대한 수신 확인을 재전송하는 기능(도 3)을 필요로 하는, 터보 코드들을 사용한 하이브리드 ARQ(Hybrid ARQ)의 일반적인 구조가 제공된다. 채널 코딩 및 용장도 선택 기능들(도 1)은 전송기에서 실행되고, 나머지 기능들이 수신기에서 실행된다. 초기 코드 레이트는 수신기에 명백하게 전달되거나 또는 암묵적으로 검출될 수 있다.

대표도

도3

색인어

채널 코딩, 용장도, 버퍼링, 터보 코드, 하이브리드 ARQ

명세서

기술분야

본 발명은 일반적으로 통신 시스템들에 관한 것이며, 특히, 터보 코드 구조를 사용하는 적응적 하이브리드 ARQ에 관한 것이다.

배경기술

적응적 변조 및 코딩(AMC)은 변조에 부합하도록 유연성을 제공하고, 각 사용자에게 대한 평균 채널 조건들에 대해 순방향 에러 정정(FEC) 코딩 방법을 제공한다. AMC는, 베이스 사이트(base site)에 대한 근접성

또는 다른 지리적인 장점에 기인하여 알맞은 채널 품질을 갖는, 사용자들에 대한 평균 데이터 레이트의 큰 증가를 보증한다. AMC를 사용하는 향상된 GSM 시스템들은, AMC 없는 경우 100kbps 인데 비해, 384kbps 만큼 높은 데이터 레이트들을 제공한다. 그렇지 않으면, 1.25MHz CDMA 시스템들에서는 AMC를 통해 5Mbps 만큼 높은 피크 데이터 레이트들(peak data rates)을 제공하며, 여기에서, 460kbps는 AMC가 없는 것이 전형적이다. 그러나, AMC는 일부 결정들을 가진다. AMC는 측정 에러 및 지연에 민감하다. 적절한 변조를 선택하기 위해, 스케줄러는 채널 품질을 알아야 한다. 채널 추정에서의 에러들은 스케줄러로 하여금 틀린 데이터 레이트를 선택하게 하며, 시스템 용량을 낭비시키는 너무 높은 전력으로 전송하거나 또는 블록 에러 레이트를 상승시키는 너무 낮은 전력으로 전송하게 할 것이다. 채널 측정값들을 보고할 때의 지연은 또한 일정하게 변화하는 이동 채널(mobile channel)로 인하여 채널 품질 추정의 신뢰도를 감소시킨다.

측정 지연을 극복하기 위해, 채널 측정 보고들의 빈도가 증가될 수 있지만, 측정 보고는 그렇지 않은 경우 데이터를 전송하는데 사용될 수 있는 시스템 용량을 소모한다.

이러한 이유 때문에, AMC는 아마도 독립 임계값 세트와 비교하여 하위-최적 채널 추정에 기초하여, 조악한 데이터 레이트 선택(coarse data rate selection)을 제공하는데 자주 사용된다. 자동 반복 요청 ARQ(Automatic Repeat request)는 틀리게 수신된 블록들의 재전송들을 요청함으로써, 데이터 전달을 보장하도록 AMC와 함께 사용될 수 있다. 재전송 요청은 ACK 또는 NACK에 기반을 둘 수 있다. AMC는 순시 채널 조건들에 자동적으로 적합할 수 있기 때문에 ARQ로 개선된다. 조합된 AMC(또는 FEC) 및 ARQ 설계 프로세스는, 해당 채널 내의 FEC 성능뿐만 아니라 지연, 및 실시 복잡성 제한을 수반하여 매우 복잡해진다. FEC + ARQ를 함께 사용하는 것은 타입 I 하이브리드 ARQ(type I hybrid ARQ)로 공지된다.

더 큰 처리량을 또는 에러 처리에도 타입 II 하이브리드 ARQ(type II hybrid ARQ)로 달성될 수 있다. 그 외에 지정된 하이브리드 ARQ의, 나머지 구성은 에러로 수신되었던 모든 블록들을 반복한다는 점에서 표준 ARQ와 유사하다. 그러나, 하이브리드 ARQ는 코딩 이득을 증가시키도록 수신기에서 실패한 전송 블록들을 저장하고 사용함으로써 표준 ARQ 방법들을 개선시킨다. 실패한 전송 블록들은 성능을 개선하기 위해 현재 블록과 함께 연합하여 디코딩된다. 전송기에 의해 전송되는 블록들은 더 큰 코드의 일부로 고려된다. 이러한 코드의 부가적인 부분들이 순시 채널 조건들에만 응답하여 전송되기 때문에, 정확하게 말하면, 하이브리드 ARQ는 또한 증가 용장도(Incremental Redundancy) 또는 적응적 하이브리드 ARQ로 공지되어 있다.

하이브리드 ARQ에는 일부 다른 취향들(flavors)이 있다. 가장 간단한 취향은 각 전송에 대해 제 1 블록을 단순히 반복하는 코드 조합(또한 추적 조합(Chase combining)으로 공지됨)이다. 결합 디코더(joint decoder)는 블록 조합기로서 구현될 수 있고, 동일한 이득 조합기 또는 최대 비율 조합기(max-ratio combiner)로 고려될 수 있는 블록 반복 디코더(block repetition decoder)이며, 단일 블록 디코더가 후속한다. 코드 조합이 사실상 반복 코딩 방법이기 때문에, 정확하게 말하자면 타입 II 하이브리드 ARQ로 분류된다. 다른 하이브리드 ARQ 방법들과 비교한 추적 조합의 장점들은 더 작은 디코더 복잡성, 더 작은 메모리 요구들, 결합 디코딩 전에 모든 블록을 자체-디코딩하는 능력, 및 전송 시도들의 최대 횟수를 지정하지 않는 것을 포함한다. 그러나, 단순 블록 반복 코드보다 블록들을 통한 더 복잡한 코딩 방법들을 제공하는 하이브리드 ARQ 방법들이 더 큰 코딩 이득들을 제공할 수 있다. 하이브리드 ARQ 방법들은 제 1 L 블록들이 더 큰 코드의 일부를 형성하도록 지정될 수 있다. 구성 기법들은 리드-솔로몬 코드들(Reed-Solomon codes), 종래의 코드들, 및 터보 코드들을 포함한 많은 형태의 코드들에 대해 사용 가능하다. L 코드 블록들은 또한 부분적으로 중첩될 수도 있으며, 일부 심볼 위치들이 하나 이상의 블록에서 반복된다. 이러한 위치들은 블록 조합기와 유사한 심볼 조합기로서 처리될 수 있다. L 전송들 이후에, 블록들이 반복되고, 오래된 블록들은 새로운 블록들과 조합되거나 또한 새로운 블록들로 대체된다.

자체-디코딩가능한 블록은 결합 디코딩 이전에 단독으로 디코딩될 수 있는 블록이다. 명확하게는 L 블록들의 제 1 블록은 항상 자체-디코딩가능하다. 제 1 블록이 전송시 심하게 손상되면, 다른 블록들이 또한 자체-디코딩가능하다는 장점이 있다. 타입 III 하이브리드 ARQ 용어는, 1995년 6월, IEEE trans. Commun., S. Kallel이 저술한, 모든 블록들이 자체-디코딩가능한 하이브리드 ARQ 프로토콜들의 클래스에 대해 설명한, '상보적인 평치된 종래 코드들 및 그 응용들(Complementary punctured convolutional codes and their applications)'에서 사용되었다. 1999년 3월 22 내지 26일 Siemens AG TSGR1#3(99)177에서 언급한 바와 같이, 타입 II 및 타입 III는 '동일한 방법의 작은 변화들'이며, 특정한 지정이 필요하지 않다. 그러나, 그 지정의 사용은 제 1 블록만을 또는 모든 L 블록들이 자체-디코딩가능하며, 자체-디코딩가능한 방법들이 구성하는데 특별한 주의를 요구하는 것을 강조한다.

하이브리드 ARQ 개선점들은 사용자 처리량들을 크게 증가시킬 수 있고, 잠재적으로는 시스템 용량을 2배로 증가시킬 수 있다. 사실상, 하이브리드 ARQ는, 코딩 레이트를 증가시키고 채널과 일치하는 데이터 레이트를 효과적으로 낮추는, 용장도의 부가적인 증가분들을 전송함으로써 채널에 적응한. 하이브리드 ARQ는 ARQ 프로토콜에 의해 채널 추정들에 의존할 뿐만 아니라 ARQ 프로토콜에 의해 전송된 에러들에도 의존한다. 하이브리드 ARQ는 부가적인 제어, 코드 구성, 및 디코더 구현 이슈들(decoder implementation issues) 때문에, FEC + ARQ보다 설계하기 더 어렵다. 또한, 하이브리드 ARQ는 또한 ARQ 프로토콜 실행을 복잡하게 한다.

이론상 샤논 한계(Shannon limit)에 가까운 에러 보정 이득들을 제공하는, 터보 코드들은 하이브리드 ARQ와 결합하여 사용될 수 있다. 코드 조합, 평치 터보 코드들 및 종래 방법들을 포함하는 일부 종래 기술의 방법들이 존재한다. 그러나, 이러한 방법들은 페이딩 채널들(fading channels) 내의 터보 코드 구조를 가능한 최상으로 사용하지는 않는다. 이러한 방법들은 또한 하이브리드 ARQ를 갖는 적응적 코딩 및 변조를 조합하여 처리하지 않는다.

종래 기술의 ARQ들은 페이딩 채널들 내의 터보 코드 구조를 최상으로 사용하지 않는다. 부가적으로, 재전송들은 원래 전송과 동일한 크기이며, 제 2 전송에 대한 처리 비용이 현저해진다. 종래 기술의 ARQ들은 자체-디코딩가능한 모든 블록들을 갖지 않고, 제 1 블록 이외에 자체-디코딩가능한 블록들에 대해 제공되지 않으며, 자체-디코딩가능한 블록들은 정보 패킷과 적어도 동일한 크기여야 한다.

발명의 상세한 설명

따라서, 종래 기술의 이러한 한계들을 유발하지 않는 터보 하이브리드 ARQ를 필요로 한다. 본 발명은 제 1 블록 이외의 자체-디코딩가능한 블록들을 포함하고, 상이한 크기의 재전송들을 허용하고, 페이딩 채널들 상에서 더 우수한 터보 하이브리드 ARQ를 제공한다.

도면의 간단한 설명

도 1은 본 발명의 바람직한 실시예에 따라 터보 인코더를 도시하는 블록도.

도 2는 본 발명의 바람직한 실시예에 따라 적응적 하이브리드 ARQ를 도시하는 흐름도.

도 3은 본 발명의 바람직한 실시예에 따라 적응적 하이브리드 ARQ를 도시하는 흐름도.

도 4는 다양한 선택된 초기 터보 코드 레이트를 위한 블록 전송 시퀀스에 따른 방법에 사용된 전송 블록들의 예를 도시하는 도면.

실시예

제안된 하이브리드 ARQ 시스템에서 사용된 터보 코드들(Turbo codes)은 도 1에 도시된 바와 같이 2개의 컨벌루전 인코더들(convolutional encoders)의 병렬 연결로 구성된다. 바람직한 실시예에서, 인코더들은 동일한 $R = 1/2$ 계통적이고(systematic) 순환적인(recursive) 컨벌루전 인코더들(convolutional encoder)이다. 바람직한 실시예에 대한 펀처링 회로(puncturing circuit)에 입력되는 터보 코드의 전체 코드 레이트는 $1/4$ 이다. 입력 스트림에 대해, 입력 스트림(x) 그 자체, 제 1 컨벌루전 코드(y_1)에 의해 생성된 패리티 스트림, 인터리브된 입력 스트림(x') 및 제 2 컨벌루전 코드에 의해 생성된 제 2 패리티 스트림(y_2)인, 4개의 출력 스트림들이 형성된다. 인코더 위의 펀처링 블록은 패리티 비트들을 펀처링함으로써 (예컨대) $R = 3/4$, $R = 2/3$ 및 $R = 1/2$ 코드들을 형성하도록 사용된다. 예컨대, $R = 1/2$ 코드들에 대해, 교호의 패리티 비트들은 채널을 통해 전송된다($x_1, y_{11}, x_2, y_{21}, x_3, y_{12}, \dots, x_N, y_{1N}$). 여기에서 N 은 터보 인터리버(Turbo interleaver)의 크기임). $R = 1/3$ 코드의 경우에는 인터리브된 계통적인 비트들(x')은 채널을 통해 전송되지 않는다.

제안된 방법은 도 2 및 도 3에 도시된 흐름도로 하기에 기술된다. 도 2는 a) 채널 코딩, b) 용량도 선택, c) 버퍼링 및 최대 비율 상이점 조합, d) 채널 디코딩, e) 에러 검출 및 f) 전송기에 수신 확인(acknowledgement)을 다시 전송하는 기능을 필요로 하는 터보 코드들을 사용한 하이브리드 ARQ의 일반적인 구조를 도시한다. 도 2에 도시된 바와 같이, 기능들(a) 및 (b)은 전송기에서 실행되고, 반면에 기능들(c) 및 (f)은 수신기에서 실행된다. 최초 코드 레이트는 명백하게 수신기에 전달되거나 또는 암묵적으로 검출될 수 있다. 도 4는 다양한 선택된 초기 터보 코드 레이트용 블록 전송 시퀀스에 따른 방법에서 사용된 전송 블록들의 예를 도시한다.

최종적으로, 도 3은, 1로 선택된 초기 코드 레이트를 갖는 제안된 방법의 특정한 예를 도시한다.

1. 하이브리드 ARQ에 대한 초기 코딩 레이트가 먼저 선택된다. 레이트는 암묵적인 레이트 검출(blind rate detection) 또는 명백한 레이트 검출(explicit rate detection)을 사용하여 수신기에서 검출될 수 있다.

↳ $C/I > A$ 인 경우, 초기 터보 코드 레이트 = 1이며, 여기에서 A 는 임의의 프리셋 임계값이다

↳ 그렇지 않은 경우, 초기 터보 코드 레이트 = $3/4$ (또는 또다른 임계값(B) 이하인 경우에는 $1/2$)

2. 초기 코드 레이트 = 1로 가정하면, 다음 단계들이 실행되고

3. 레이트 $R = 1/4$ 터보 코드를 사용하여 전체 패킷을 인코딩하고

4. 계통적인 비트들만을 전송하고

5. 엄격한 결정을 사용하여 계통적인 비트들(X_1, X_2, \dots, X_N)을 디코딩하고

↳ 패킷이 성공하면, 그 후에 행해지고(ACK 전송)

↳ 그렇지 않으면, 블록 SNR에 의해 각 채널 심볼에 가중치를 주어 저장되고

6. 제 1 세트의 교호 패리티 비트들($Y_1, Y_{22}, \dots, Y_{2N}$)을 전송하고

7. $R = 1/2$ 터보 코드를 사용하여 디코딩하고

↳ 패킷이 성공하면, 그 후에 행해지고(ACK 전송)

↳ 그렇지 않으면, 블록 SNR에 의해 각 채널 심볼에 가중치를 주어 저장되고

8. 제 2 세트의 교호 패리티 비트들($Y_{12}, Y_{21}, \dots, Y_{2N}$)을 전송하고

9. $R = 1/3$ 코드를 사용하여 디코딩하고

↳ 패킷이 성공하면, 그 후에 행해지고(ACK 전송)

↳ 그렇지 않으면, 블록 SNR에 의해 각 채널 심볼 각각에 가중치를 주어 저장되고

10. 제 2 시간($Y_{11}, Y_{22}, \dots, Y_{2N}$)에 대한 제 1 세트의 교호 패리티 비트들을 전송하고

11. 저장된 제 1 세트의 교호 패리티 비트들에 심볼 방향을 부가하고
 - 레이트 1/3 코드를 사용하여 그 결과를 디코딩하고
 - 패킷이 성공하면, 그 후에 행해지고(ACK 전송)
 - 그렇지 않으면 가중 조합 블록(weighted combined block)을 저장하고
12. 제 2 시간($Y_{12}, Y_{21}, \dots, Y_{2N}$) 동안, 제 2 세트의 교호 패리티 비트들을 전송하고
13. 심볼 방식을 제 2 세트의 교호 패리티 비트들에 부가하고
 - 레이트 1/3 코드를 사용하여 그 결과를 디코딩하고
 - 패킷이 성공하면, 그 후에 행해지고(ACK 전송)
 - 그렇지 않으면, 가중 조합 블록을 저장하고
14. 인터리브된 계통적인 비트들(x')을 전송하고
15. $R = 1/4$ 코드를 사용하여 그 결과를 디코딩하고
 - 패킷이 성공하면, 그 후에 행해지고(ACK 전송)
 - 그렇지 않으면, 가중 블록을 저장하고
16. 제 3 시간 등 동안, 교호 패리티 비트들의 제 1 세트를 전송하고,
17. 단계 9 내지 16을 X 회 반복한다.
 - ζ 패킷이 성공하면, ACK를 전송하고
 - ζ 그렇지 않으면 패킷을 버린다

단계(15)에서는 계통적인 비트들의 이전 블록과 조합된 가중된 계통적인 비트들(weighted systematic bits)을 사용하고 $R = 1/3$ 코드로서 그것을 디코딩할 수 있거나, 또는 인터리브된 계통적인 비트들을 사용하여 $R = 1/4$ 코드로서 그것을 디코딩할 수 있다는 것이 주목될 수 있다. 정확한 디코딩 방법은 호출 설정 또는 인-밴드 시그널링(in-band signaling)을 사용하는 동안 미리 결정되거나 또는 수신기에 전달될 수 있다.

(57) 청구의 범위

청구항 1

데이터 패킷들을 전송하는 방법에 있어서,

인입하는 데이터 패킷(incoming data packet)을 수신하는 단계;

채널 조건에 기초하여 초기 터보 코드 레이트를 결정하는 단계;

다수의 계통적인 비트들 및 다수의 패리티 비트들을 포함한 인코딩된 비트들을 생성하기 위해 상기 데이터 패킷을 터보 인코딩하는 단계;

상기 초기 터보 코드 레이트에 기초하여 상기 인코딩된 비트들의 제 1 부분을 전송하는 단계;

상기 전송된 제 1 부분에 대한 수신 확인(acknowledgment)이 수신되었는지의 여부를 결정하는 단계; 및

상기 수신 확인 및 상기 초기 터보 코드 레이트에 기초하여, 상기 인코딩된 비트들의 제 2 부분을 전송하는 단계를 포함하는, 데이터 패킷 전송 방법.

청구항 2

제 1항에 있어서,

상기 인코딩된 비트들의 제 2 부분은 상기 인코딩된 비트들의 제 1 부분보다 작은, 데이터 패킷 전송 방법.

청구항 3

제 1항에 있어서,

상기 다수의 계통적인 비트들 및 다수의 패리티 비트들이 저장되는, 데이터 패킷 전송 방법.

청구항 4

제 1항에 있어서,

상기 초기 터보 코드 레이트를 결정하는데 사용된 채널 조건은 캐리어 대 간섭비(carrier-to-interference ratio)인, 데이터 패킷 전송 방법.

청구항 5

제 1항에 있어서,

상기 초기 터보 코드 레이트를 결정하는데 사용된 채널 조건들은 상기 전송기에 의해 결정되는, 데이터

패킷 전송 방법.

청구항 6

데이터 패킷들을 수신하는 방법에 있어서,

인코딩된 데이터 패킷의 일부를 수신하는 단계;

제 1 수신된 부분에 대한 초기 코드 레이트에 기초하여 상기 수신된 부분에서의 정보 콘텐츠 및 패리티 심볼들을 결정하는 단계;

상기 인코딩된 데이터 패킷의 부분을 동일한 인코딩된 데이터 패킷의 이전에 조합된 부분과 조합하는 단계;

상기 조합된 부분을 저장하는 단계;

디코딩된 비트들을 생성하기 위해 상기 조합된 부분을 결합 터보 디코딩하는 단계;

예러가 상기 디코딩된 비트들 내에 존재하지 않는지의 여부를 수신 확인하는 단계를 포함하는, 데이터 패킷 수신 방법.

청구항 7

제 6항에 있어서,

실패한 경우, 조합 및 결합 디코딩 이전에, 상기 인코딩된 데이터 패킷의 자체-디코딩가능한 수신된 부분을 개별적으로 디코딩하는 시도가 이루어지는, 데이터 패킷 수신 방법.

청구항 8

제 6항에 있어서,

상기 인코딩된 데이터 패킷의 수신된 부분은, 조합하기 전에 블록 신호 대 잡음비(SNR)로 가중치가 주어지는, 데이터 패킷 수신 방법.

청구항 9

제 6항에 있어서,

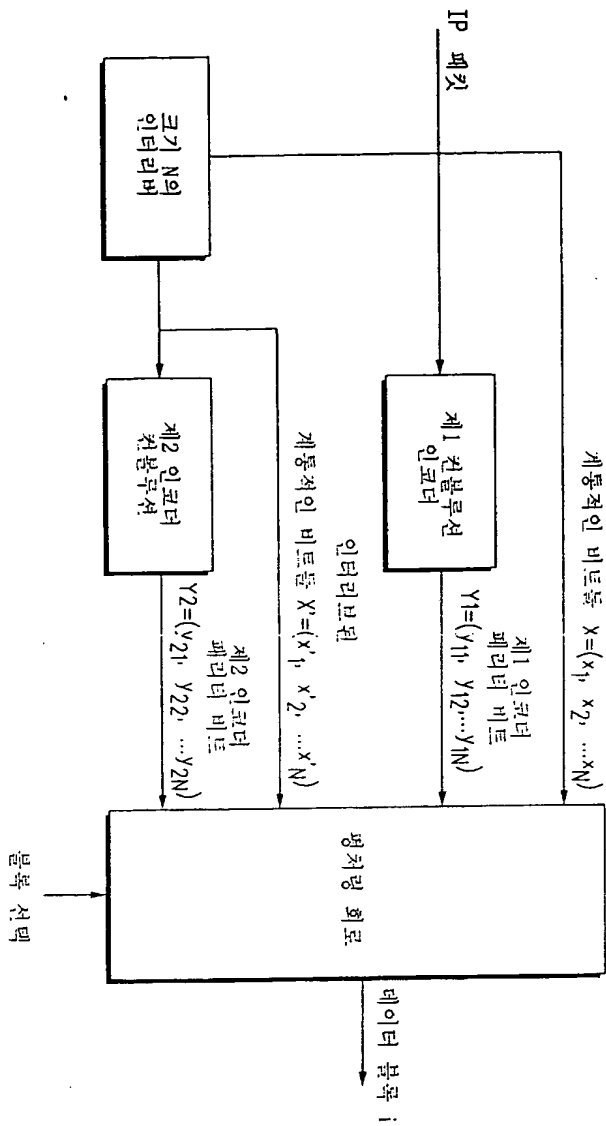
상기 조합 단계는, 인터리브된 계통적인 심볼들(interleaved systematic symbols)을 계통적인 심볼들(systematic symbols)과 심볼 조합하는 단계를 포함하는, 데이터 패킷 수신 방법.

청구항 10

제 6항에 있어서,

상기 조합 단계는, 중첩한 심볼들을 심볼 조합하고 상기 인코딩된 패킷의 수신된 부분의 비중첩한 심볼들을 이전의 조합된 부분과 연결시키는 단계를 포함하는, 데이터 패킷 수신 방법.

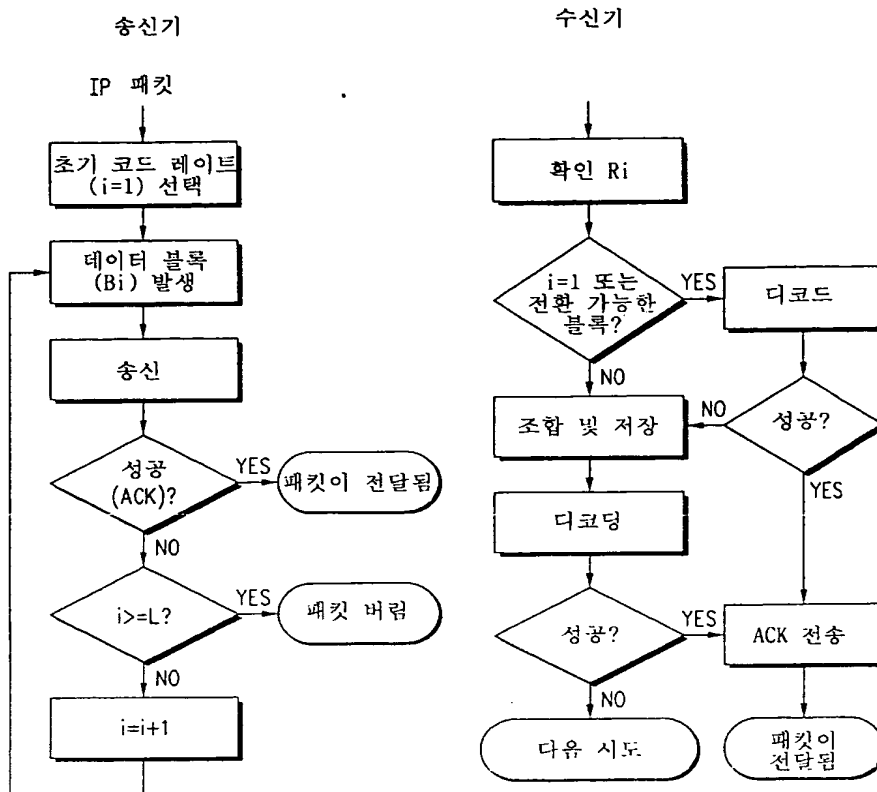
도면



2개의 $R=1/2$ 구성 코드 코드들을 사용한 터보 인코더의 블록도.

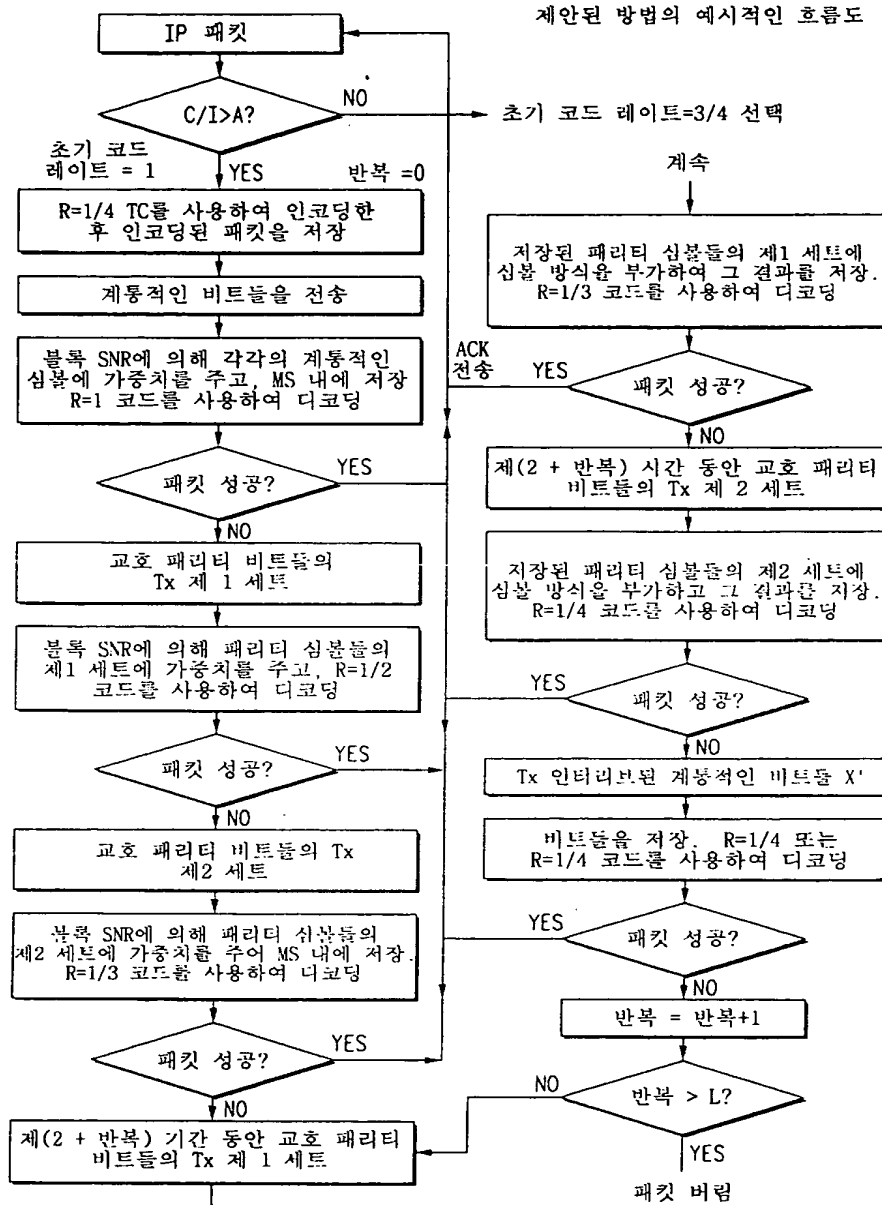
도면 1

도면2



적응적 하이브리드 ARQ의 일반적인 블록도

도면3



도면4

초기 레이트	송신 블록들	송신 시퀀스	각 송신 후의 유효 디코더 레이트
1	$B_1 = X$ $B_2 = 1/2 \text{ OF } Y_1 \text{ AND } 1/2 \text{ OF } Y_2 \text{ (} Y_{11}, Y_{22}, \dots \text{)}$ $B_3 = \text{OTHER } 1/2 \text{ OF } Y_1 \text{ AND OTHER } 1/2 \text{ OF } Y_2 \text{ (} Y_{12}, Y_{22}, \dots \text{)}$ $B_4 = X'$	$B_1, B_2, B_3, B_4, B_2, B_3, B_1, \dots$	$1, 1/2, 1/3, 1/4, 1/4, 1/4, \dots$
1	$B_1 = X$ $B_2 = 1/2 \text{ OF } Y_1 \text{ AND } 1/2 \text{ OF } Y_2 \text{ (} Y_{11}, Y_{22}, \dots \text{)}$ $B_3 = \text{OTHER } 1/2 \text{ OF } Y_1 \text{ AND OTHER } 1/2 \text{ OF } Y_2 \text{ (} Y_{12}, Y_{22}, \dots \text{)}$ $B_4 = X'$	$B_1, B_2, B_3, B_4, B_1, B_2, \dots$	$1, 1/2, 1/3, 1/4, 1/4, 1/4, \dots$
1/2	$B_1 = X + 1/2 \text{ OF } Y_1 \text{ AND } 1/2 \text{ OF } Y_2 \text{ (} X_1, Y_{11}, Y_{22}, \dots \text{)}$ $B_2 = X' + \text{OTHER } 1/2 \text{ OF } Y_1 \text{ AND OTHER } 1/2 \text{ OF } Y_2 \text{ (} X'_1, Y_{12}, Y_{21}, \dots \text{)}$	$B_1, B_2, B_1, B_2, B_1, B_2, \dots$	$1/2, 1/4, 1/4, 1/4, \dots$
1/3	$B_1 = X + Y_1 + Y_2 \text{ (} X_1, Y_{11}, Y_{21}, \dots \text{)}$ $B_2 = X' + Y_1 + Y_2 \text{ (} X'_1, Y_{12}, Y_{22}, \dots \text{)}$	$B_1, B_2, B_1, B_2, B_1, B_2, \dots$	$1/3, 1/4, 1/4, 1/4, \dots$
3/4	$B_1 = X + 1/6 \text{ OF } Y_1 \text{ AND } 1/6 \text{ OF } Y_2 \text{ (} X_1, Y_{11}, Y_{21}, X_2, Y_{16}, Y_{26}, \dots \text{)}$ $B_2 = 4/6 \text{ OF } Y_1 \text{ AND } 4/6 \text{ OF } Y_2 \text{ (} Y_{12}, Y_{22}, Y_{13}, Y_{23}, Y_{14}, Y_{24}, Y_{15}, Y_{25}, \dots \text{)}$ $B_3 = X' + 1/6 \text{ OF } Y_1 \text{ AND } 1/6 \text{ OF } Y_2 \text{ (} X'_1, Y_{17}, Y_{27}, X'_2, Y_{113}, Y_{213}, \dots \text{)}$	$B_1, B_2, B_3, B_1, B_2, B_3, \dots$	$3/4, 3/4, 3/4, 1/4, 1/4, \dots$